

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平4-273417

(43) 公開日 平成4年(1992)9月29日

(51) Int. Cl. ³	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 G 4/12	3 6 1	7135-5E		
1/14	C	9174-5E		

審査請求 未請求 請求項の数2(全6頁)

(21) 出願番号 特願平3-57806

(22) 出願日 平成3年(1991)2月28日

(71) 出願人 000006264

三菱マテリアル株式会社

東京都千代田区大手町1丁目5番1号

(72) 発明者 西澤 薫

埼玉県秩父郡横瀬町大字横瀬2270番地 三

菱マテリアル株式会社セラミックス研究所
内

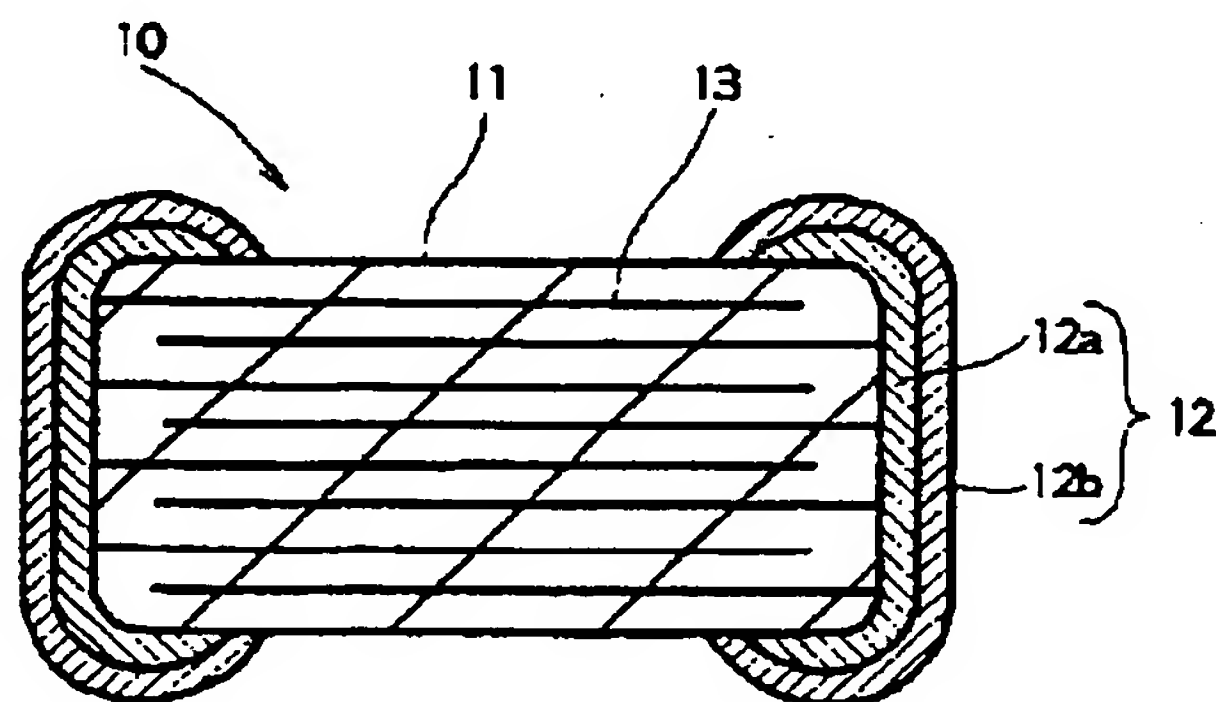
(74) 代理人 弁理士 須田 正義

(54) 【発明の名称】 積層セラミックコンデンサ

(57) 【要約】

【目的】 端子電極にめっき層を設けることなく、焼付け電極層のみで端子電極を形成してはんだ付け性及びはんだ耐熱性に優れ、信頼性が高く、しかも少ない工程数で製造できる。

【構成】 内部電極13を有するペアチップを複数個重合して形成されたセラミック誘電体11と、金属粉末とガラスフリットを含むペーストを誘電体11の両端部に焼付けることにより内部電極13と電気的に接続された端子電極12とを備える。この積層セラミックコンデンサ10の端子電極12は誘電体11に接する内層12aとこの内層の表面に積層された外層12bとの2層の焼付け電極層からなり、内層12aは70～95重量%のAgと5～30重量%のPdを含む内層用ペーストを焼付けて形成され、外層12bは85～99重量%のAgと前記内層用ペーストより少ない1～15重量%のPdを含む外層用ペーストを焼付けて形成される。



- 10 積層セラミックコンデンサ
- 11 セラミック誘電体
- 12 端子電極
- 12a 内層
- 12b 外層
- 13 内部電極

【特許請求の範囲】

【請求項1】 内部電極(13)を有するベアチップを複数個重合して形成されたセラミック誘電体(11)と、金属粉末とガラスフリットを含むペーストを前記誘電体(11)の両端部に焼付けることにより前記内部電極(13)と電氣的に接続された端子電極(12)とを備えた積層セラミックコンデンサ(10)において、前記端子電極(12)が前記誘電体(11)に接する内層(12a)と前記内層の表面に積層された外層(12b)との2層の焼付け電極層からなり、前記内層(12a)は70～95重量%のAgと5～30重量%のPdを含む内層用ペーストを焼付けて形成され、前記外層(12b)は85～99重量%のAgと前記内層用ペーストより少ない1～15重量%のPdを含む外層用ペーストを焼付けて形成されたことを特徴とする積層セラミックコンデンサ。

【請求項2】 端子電極(12)の内層(12a)は金属成分に対して2～15重量%のガラスフリットを含む内層用ペーストを焼付けて形成され、端子電極(12)の外層(12b)は金属成分に対して前記内層用ペーストより少ない1～5重量%のガラスフリットを含む外層用ペーストを焼付けて形成された請求項1記載の積層セラミックコンデンサ。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は端子電極が金属粉末とガラスフリットを含むペーストを焼付けた電極層からなり、めっき層を有しない積層セラミックコンデンサに関する。更に詳しくは焼付け電極層が2層からなる積層セラミックコンデンサに関するものである。

【0002】

【従来の技術】 積層セラミックコンデンサは、内部電極を有するベアチップを複数個重合して形成されたセラミック誘電体と、この内部電極と電氣的に接続された端子電極とにより主として構成される。この端子電極は金属粉末とガラスフリットと有機ビヒクルとを混練してつくられたペーストをセラミック誘電体の両端部に塗布した後、600～800℃程度の温度で焼成して製造される。この積層セラミックコンデンサは端子電極を基板にはんだ付けして使用される。

【0003】 従来、上記ペーストにはAgに主としてはんだ耐熱性を向上させるためにPdを加えたAg-Pdペーストが多用されている。しかしPdを多く含むとはんだ付け性が劣り、焼付け時に誘電体にクラックが生じ易いため、Ag-Pd端子電極のPdの含有率は1～15%と比較的低く押えられている。このため従来のAg-Pd端子電極のはんだ耐熱性はそれほど高くなく、セラミックコンデンサをはんだ付けできる温度範囲は狭い。この点を解決するため、従来より焼付け端子電極の表面にNiめっき、Sn又はSn/Pbめっきの2層のめっき電極層が形成されている。Niめっきは、はんだ

耐熱性の向上と、はんだによる電極食われの防止とを主たる目的とし、Sn又はSn/Pbめっきは、はんだ濡れ性の向上を目的としている。

【0004】

【発明が解決しようとする課題】 しかし、端子電極にNiめっき層とSn又はSn/Pbめっき層を形成した従来の積層セラミックコンデンサは、Niめっき層の降温時の引張り応力が高いため、コンデンサを予熱せずに300℃以上のはんだ層に浸漬して上げると、端子電極の内側のセラミック誘電体にクラックが発生し易い。また電解めっき処理した場合には、端子電極の焼結金属粒子間や焼結金属層とめっき層の間に電解液が残存して、コンデンサを実装した後に電解液が基板上に漏出する恐れがあり、このため極めて高い信頼性を要求される積層セラミックコンデンサには、めっき層を設けないことがある。また2層のめっき層を形成した従来の積層セラミックコンデンサは工程数が多く、生産管理が複雑で高価になる不具合があった。本発明の目的は、端子電極にめっき層を設けることなく、焼付け電極層のみで端子電極を形成してはんだ付け性及びはんだ耐熱性に優れ、信頼性が高く、しかも少ない工程数で製造し得る積層セラミックコンデンサを提供することにある。

【0005】

【課題を解決するための手段】 本発明の積層セラミックコンデンサは、図1に示すように内部電極13を有するベアチップを複数個重合して形成されたセラミック誘電体11と、金属粉末とガラスフリットを含むペーストを誘電体11の両端部に焼付けることにより内部電極13と電氣的に接続された端子電極12とを備える。この積層セラミックコンデンサ10の端子電極12は誘電体11に接する内層12aとこの内層の表面に積層された外層12bとの2層の焼付け電極層からなり、内層12aは70～95重量%のAgと5～30重量%のPdを含む内層用ペーストを焼付けて形成され、外層12bは85～99重量%のAgと前記内層用ペーストより少ない1～15重量%のPdを含む外層用ペーストを焼付けて形成される。

【0006】 端子電極の外層用ペーストには内層用ペーストより少ないガラスフリットを含ませることが好ましい。

【0007】 以下、本発明を詳述する。本発明の積層セラミックコンデンサは、内部電極を有するベアチップを複数個重合してセラミック誘電体を形成し、この誘電体の両端部に内部電極と電氣的に接続された端子電極を形成して作製される。このセラミック誘電体には、鉛系、チタン酸バリウム系の誘電体が用いられ、内部電極にはPd、Pt、Ag/Pd等の貴金属、或いはNi、Fe、Co等の卑金属が用いられる。本発明の端子電極はセラミック誘電体に接する内層とこの内層の表面に積層された外層との2層の焼付け電極層からなる。この電極

層の表面にめっき層は形成されない。

【0008】この端子電極の製造方法は、先ず内層用ペーストにセラミック誘電体の端部を浸漬して引上げ150～200℃で乾燥した後、600～800℃で焼成して内層を焼付ける。次いで外層用ペーストに内層を焼付けたセラミック誘電体の端部を浸漬して引上げ内層と同様に乾燥焼成して外層を焼付ける。内層は厚さが20～50μmの範囲に、外層は厚さが30～60μmの範囲にそれぞれ形成される。内層が20μm未満であると接着強度やはんだ耐熱性に劣り、50μmを越えると焼付け時にクラックが入る。外層は30μm未満であるとはんだ付け性に劣り、60μmを越えると製品の外觀形状が悪くなる。

【0009】内層用ペースト及び外層用ペーストともそれぞれAgとPdを含む金属粉末とガラスフリットとを有機ビヒクルとともに混練して調製される。内層用ペーストは70～95重量%のAgと5～30重量%のPdを含み、外層用ペーストは内層用ペーストより多い85～99重量%のAgと内層用ペーストより少ない1～15重量%のPdを含む。内層用ペーストのPd含有量が5重量%未満になるとはんだ耐熱性に劣り、外層用ペーストのPd含有量が15重量%を越えるとはんだ付け性に劣るようになる。また内層用ペーストに金属成分に対して2～15重量%のガラスフリットを含ませ、外層用ペーストには金属成分に対して内層用ペーストより少ない1～5重量%のガラスフリットを含ませることが好ましい。内層用ペーストのガラスフリットの含有量が2重量%未満になると金属粉末のセラミック誘電体に対する接着強度が低下し、外層用ペーストのガラスフリットの含有量が5重量%を越えると焼結後の端子電極の表面にガラスフリットが現れ、基板へのはんだ付け性に劣るようになる。

【0010】

【作用】内層用ペーストに比較的多くPdを含有させてこれを焼成することにより、内層の焼付け電極層のはんだ耐熱性が高まる。また外層用ペーストに内層用ペーストより少ないPdを含有させてこれを焼成することにより、はんだ付け性が向上し、セラミック誘電体のクラック発生が防止される。これにより、端子電極の表面に更にめっき層を設けなくても高い信頼性を有する積層セラミックコンデンサが得られる。外層用ペーストに多くのガラスフリットを含有させ、内層用ペーストにこれより少ないガラスフリットを含有させると、内層のセラミック誘電体に対する接着強度が高まるとともに、外層にガラスフリットが出現しなくなりはんだ付け性が更に良好になる。

【0011】

【発明の効果】以上述べたように、本発明によれば、はんだ耐熱性とはんだ付け性という相反する2つの特性を最外層にめっき層を形成することなく具備することがで

きる。これによりめっき層を設けることができない製品仕様の積層セラミックコンデンサに対して高い信頼性を付与することができる。特に、外層用ペーストにガラスフリットを内層用ペーストより少ない量だけ含ませることにより、端子電極に高い接着強度と更に優れたはんだ付け性を付与することができ、信頼性のより高い積層セラミックコンデンサが得られる。

【0012】

【実施例】次に本発明の実施例を図面に基づいて比較例とともに説明する。

＜実施例1＞図1に示すように、積層セラミックコンデンサ10はセラミック誘電体11とこの誘電体11の両端部に形成された端子電極12とを備える。セラミック誘電体11は鉛ペロブスカイト系であって、貴金属のAg70/Pd30からなる内部電極13を有し、長さ3.2mm、幅1.6mm、厚み0.8mmのサイズを有する。端子電極12は内層12aと外層12bの2層の焼付け電極層からなり、これらを次の条件により形成して積層セラミックコンデンサを得た。

【0013】① 内層の焼付け電極層

内層用ペースト100重量%とするときAg/Pd比が75/25のAgとPdからなる72重量%の金属粉末と、この金属成分に対して3重量%の B_2O_3 (30重量%) - ZnO (30重量%) - PbO (40重量%) からなるガラスフリットと、残部がエチルセルロースとブチルカルビトールとテルピネオールを含む有機ビヒクルとを混練して内層用ペーストを調製した。このペーストを焼付け後の厚さが40μmになるようにセラミック誘電体11の両端部に塗布し、大気圧下、200℃で10分間乾燥した。この誘電体を25℃/分の速度で、大気圧下、800℃まで昇温しそこで5分間保持した後、20分/分の速度で室温まで降温してAg-Pdからなる焼付け電極層を得た。

② 外層の焼付け電極層

Ag/Pd比が92/8のAgとPdからなる金属粉末を用いた以外は内層用ペーストと同様にして外層用ペーストを調製した。このペーストを焼付け後の厚さが50μmになるように内層が形成されたセラミック誘電体11の両端部に塗布し、大気圧下、200℃で10分間乾燥した。この誘電体を25℃/分の速度で、大気圧下、750℃まで昇温しそこで5分間保持した後、20分/分の速度で室温まで降温してAg-Pdからなる焼付け電極層を得た。

【0014】＜比較例1＞実施例1と同一のセラミック誘電体の両端部に実施例1の内層用ペーストのみを焼付け後の厚さが90μmになるようにした以外は実施例1の内層用ペーストと同様に焼付け、端子電極が単一の焼付け電極層からなる積層セラミックコンデンサを得た。

＜比較例2＞Ag/Pd比が85/15のAgとPdからなる金属粉末を用いた以外は実施例1の外層用ペース

トと同様にしてペーストを調製した。このペーストのみを実施例1と同一のセラミック誘電体の両端部に、焼付け後の厚さが $90\mu\text{m}$ になるようにした以外は実施例1の外層用ペーストと同様に焼付け、端子電極が単一の焼付け電極層からなる積層セラミックコンデンサを得た。

＜比較例3＞実施例1と同一のセラミック誘電体の両端部に実施例1の外層用ペーストのみを焼付け後の厚さが $90\mu\text{m}$ になるようにした以外は実施例1の外層用ペーストと同様に焼付け、端子電極が単一の焼付け電極層からなる積層セラミックコンデンサを得た。

【0015】＜測定方法＞上記実施例1及び比較例1～3で作製した積層セラミックコンデンサについて、諸特性を次の方法により測定した。括弧内の数値 n は試験した試料数である。

(a) 焼付け後のクラック ($n=20$)

焼付け後の試料をその幅方向を上下方向にして型枠内に置き、熔融した合成樹脂を流し込んで室温で硬化させた後、サンドペーパーで研磨して光学顕微鏡により観察した。

(b) 静電容量 (nF) 及び誘電正接 (%) ($n=30$)
1kHz、1Vrmsで測定した。

(c) 絶縁抵抗 (Ω) ($n=15$) 25Vの直流電圧を印

加した後、30秒経過後の抵抗を測定した。

(d) 信頼性 (耐湿負荷試験) ($n=20$) +85℃の温度で85%の相対湿度下、16Vの直流電圧を印加して1000時間後と10000時間経過までの劣化の有無を調べた。

(e) 引張強度 ($n=10$) 積層セラミックコンデンサの端子電極に0.8mmのはんだ引き鋼線を230℃のホットプレート上で共晶クリームはんだにより接着し、この鋼線を引張ることにより引張強度を測定した。上記

10 (a)～(e)の結果を表1に示す。

【0016】(f) はんだ付け性及びはんだ耐熱性 ($n=20$)

220℃、230℃、250℃、270℃の温度でそれぞれ熔融させたAg入りの共晶はんだ(H60-A)中にピンセットで試料を挟んで浸漬し、端子電極にはんだが付き始めるまでの時間と、端子電極が食われて素地が露出し始めるまでの時間を光学顕微鏡により調べた。上記(f)の結果を図2～図4に示す。比較例1の試料全てにクラックが発生したため、比較例1については上記

(b)～(f)の試験を省略した。

【0017】

【表1】

		実施例1	比較例1	比較例2	比較例3
焼付け後のクラック		20個中無し	20個中20個発生	20個中無し	20個中無し
静電容量 (nF)	最大	1065.5	—	1058.8	1048.7
	最小	1002.1	—	1003.8	1000.9
	平均	1030.7	—	1026.9	1027.7
誘電正接 (%)	最大	2.50	—	2.61	2.98
	最小	2.01	—	1.98	2.01
	平均	2.28	—	2.30	2.22
絶縁抵抗 (Ω)	最大	4.5×10^9	—	4.3×10^9	4.0×10^9
	最小	2.0×10^9	—	2.3×10^9	2.1×10^9
信頼性	1000時間後	劣化無し	—	劣化無し	劣化無し
	10000時間迄	4205時間で絶縁劣化	—	3800時間で絶縁劣化	7250時間で絶縁劣化
引張強度 (kgf)	最大	5.55	—	5.38	5.87
	最小	3.98	—	3.88	4.11
	平均	4.88	—	4.87	5.08

7

【0018】<測定結果と評価>実施例1の積層セラミックコンデンサは比較例2及び比較例3のものに比較して、図2～図4の結果よりはんだ付け性及びはんだ耐熱性に優れ、また表1より電気特性、信頼性及び引張強度については優とも劣らない値を示すことが判明した。

【0019】<実施例2>実施例1と同じセラミック誘電体の両端部に次の条件で内層と外層の2層の焼付け電極層からなる端子電極を形成して積層セラミックコンデンサを得た。① 内層の焼付け電極層内層用ペースト100重量%とするときAg/Pd比が75/25のAgとPdからなる72重量%の金属粉末に対してガラスフリットの添加量を10重量%にした以外は実施例1と同様にして内層用ペーストを調製し、このペーストを実施例1と同様に焼付けた。

② 外層の焼付け電極層
実施例1と同じ外層用ペーストを実施例1と同様に焼付けた。

<比較例4>比較例2のAg/Pd比が85/15のAgとPdからなる金属粉末を用い、この金属成分に対してガラスフリットの添加量を10重量%にした以外は比較例2と同様にしてペーストを調製した。このペーストのみを実施例1と同一のセラミック誘電体の両端部に焼付け後の厚さが90μmになるようにした以外は実施例1の外層用ペーストと同様に焼付け、端子電極が単一の焼付け電極層からなる積層セラミックコンデンサを得た。

【0020】<測定方法>上記実施例2及び比較例4で作製した積層セラミックコンデンサについて、諸特性を上述した(a)～(f)の方法により調べた。その結果を表2、図5及び図6に示す。

【0021】
【表2】

8

		実施例2	比較例4
焼付け後のクラック		20個中無し	20個中無し
静電容量(nF)	最大	1060.8	1055.6
	最小	1000.8	1010.2
	平均	1030.5	1026.6
誘電正接(%)	最大	2.68	2.73
	最小	1.76	1.88
	平均	2.28	2.54
絶縁抵抗(Ω)	最大	4.8×10 ⁹	4.3×10 ⁹
	最小	2.0×10 ⁹	1.8×10 ⁹
信頼性	1000時間後	劣化無し	劣化無し
	10000時間迄	10000時間で劣化無し	9000時間で絶縁劣化
引張強度(Kgf)	最大	8.88	7.65
	最小	6.75	5.21
	平均	7.59	6.11

【0022】<測定結果と評価>実施例2の積層セラミックコンデンサは比較例4のものに比較して、図5及び図6の結果よりはんだ付け性及びはんだ耐熱性に優れ、また表2より電気特性、信頼性及び引張強度についても優れた値を示すことが判明した。

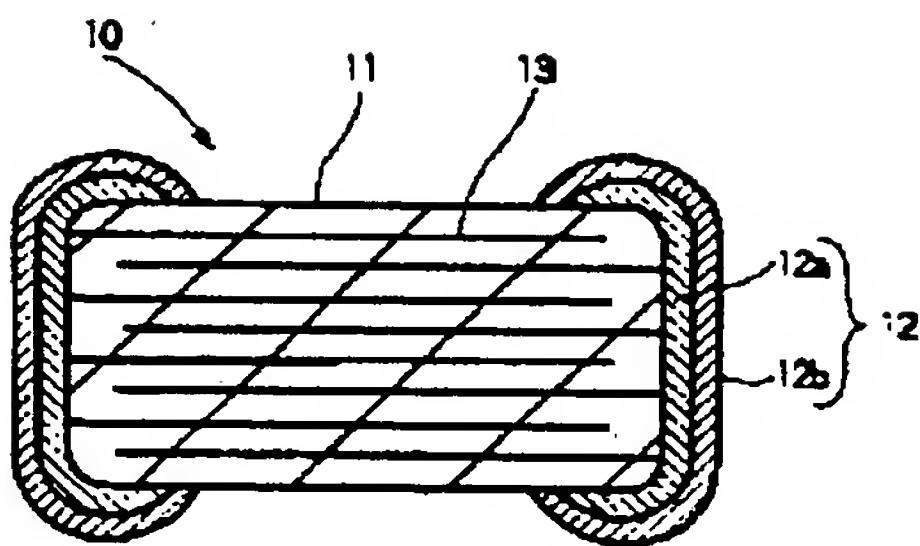
- 【図面の簡単な説明】
- 【図1】本発明の積層セラミックコンデンサの断面図。
- 【図2】実施例1のはんだ付け性及びはんだ耐熱性の特性図。
- 【図3】比較例2のはんだ付け性及びはんだ耐熱性の特性図。
- 【図4】比較例3のはんだ付け性及びはんだ耐熱性の特性図。
- 【図5】実施例2のはんだ付け性及びはんだ耐熱性の特性図。
- 【図6】比較例4のはんだ付け性及びはんだ耐熱性の特性図。

- 【符号の説明】
- 10 積層セラミックコンデンサ
- 11 セラミック誘電体
- 12 端子電極
- 12a 内層

12b 外層

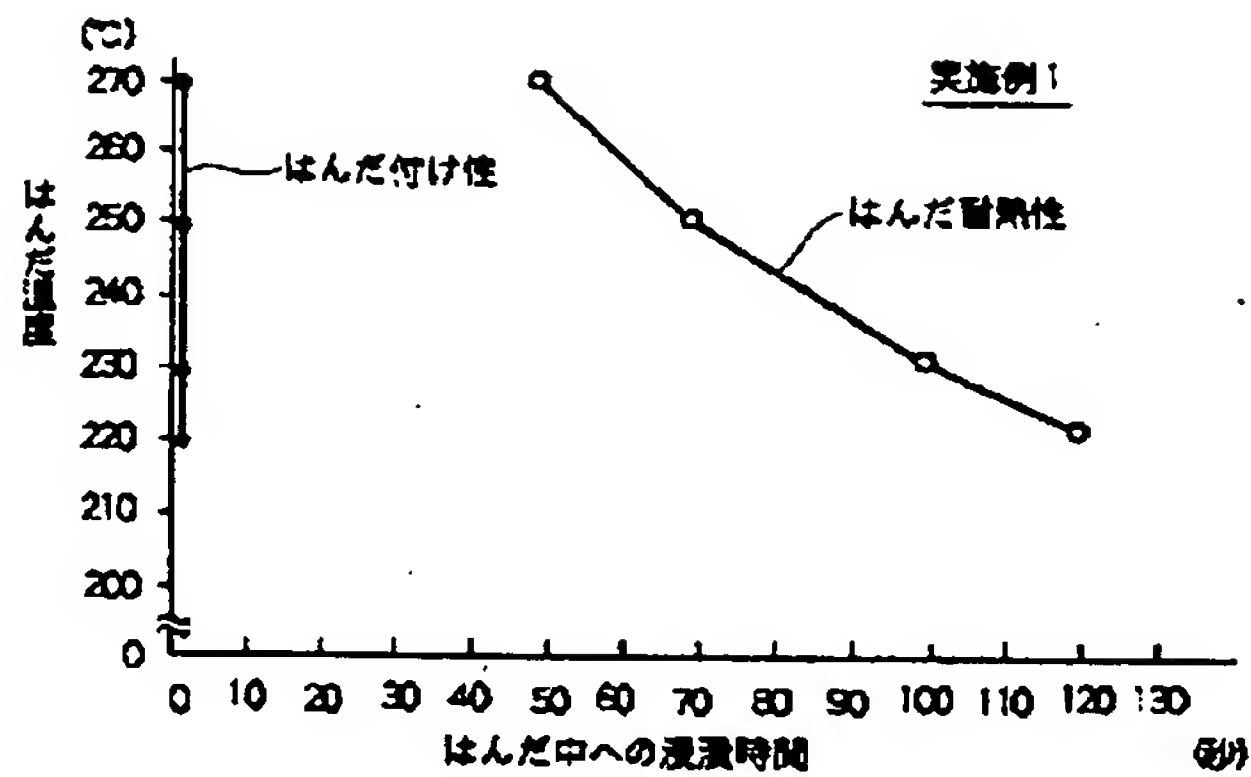
13 内部電極

【図1】



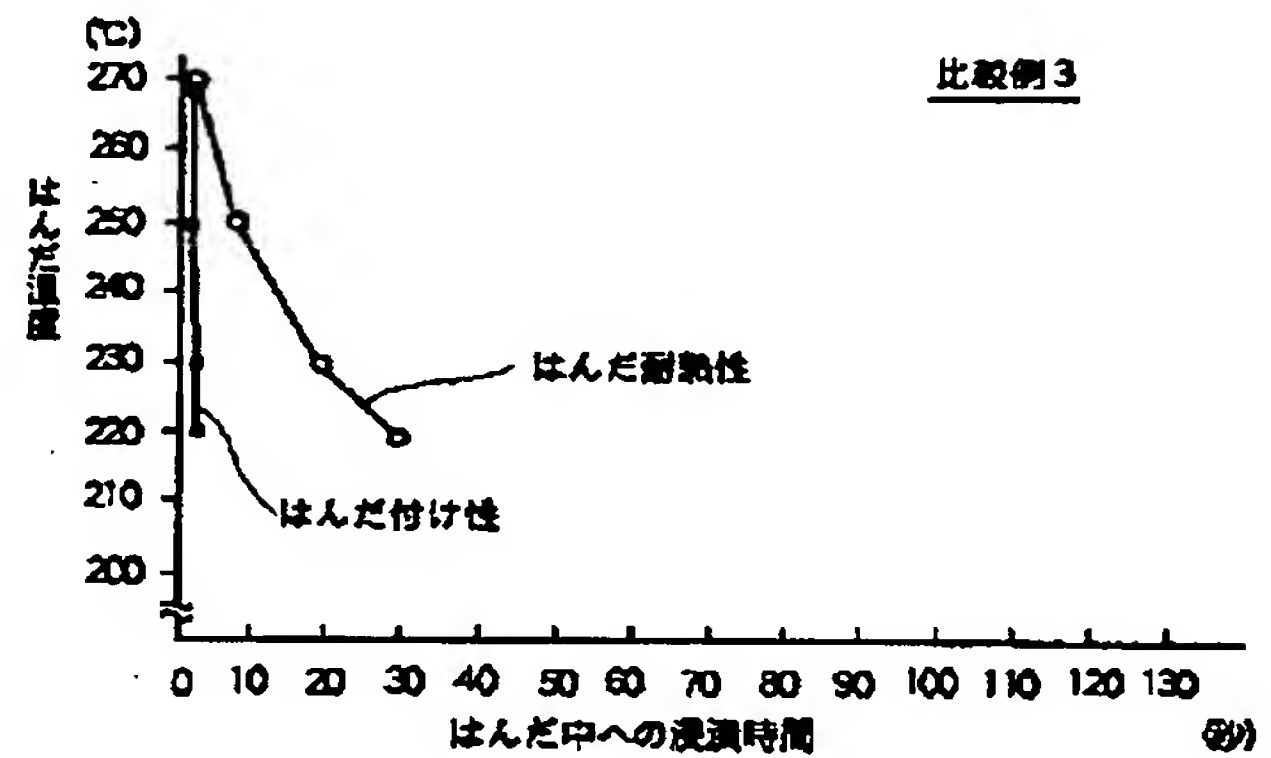
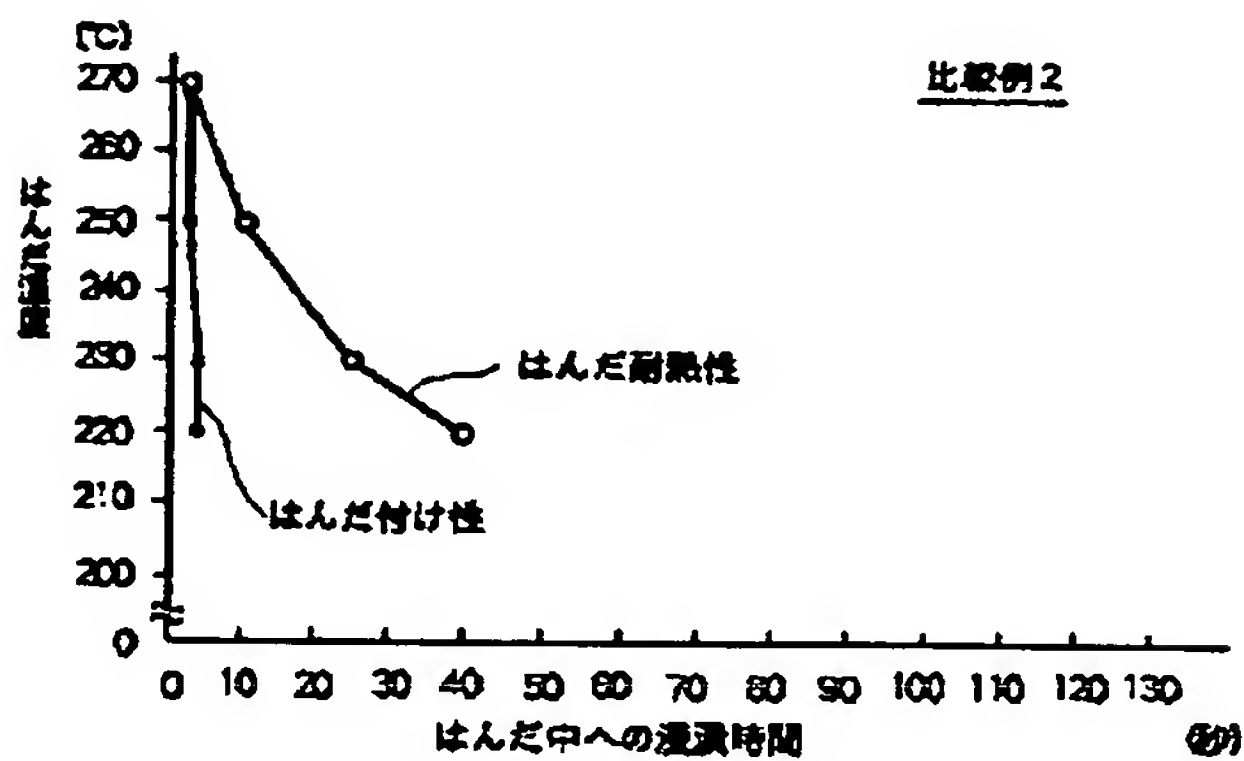
- 10 積層セラミックコンデンサ
11 セラミック誘電体
12 端子電極
12a 内層
12b 外層
13 内部電極

【図2】



【図4】

【図3】



【図6】

【図5】

